雙向 CLLC 轉換器之參數設計與數位同步整流實作

Parameter Design and Digital Synchronous Rectification Implementation of a Bidirectional CLLC Converter

陳明宏　　吳志陽

明志科技大學電機工程系　　明志科技大學電機工程系

摘要

本文針對應用於電動車與儲能系統之 400W 雙向 CLLC 諧振轉換器，提出一套完整的硬體參數設計與數位同步整流實作方法。有別於傳統著重於動態補償控制之研究，本文聚焦於轉換器之硬體設計、實作與韌體開發。首先，基於第一諧波近似法推導系統等效電路，並詳細探討電感比與品質因數對電壓增益之影響，藉此量化主電路參數、電壓增益與零電壓切換邊界之關係，並進一步基於電荷平衡原理推導出達成零電壓切換之臨界時序邊界條件，為數位控制器之死區時間設定提供量化判斷依據。在數位控制方面，本文採用 STM32G4 系列微控制器，透過精確設定其高解析度定時器之計數暫存器與死區時間，建立高精度的二次側同步整流觸發邏輯。由實驗結果證明，所提之參數設計與數位同步整流韌體控制能有效大幅降低功率開關之導通損耗，使轉換器於順向模式下之最高效率提升至 95.05%，驗證了該設計流程與數位控制策略於實務應用上之可行性與可靠度。

關鍵詞：雙向 CLLC 轉換器、第一諧波近似法、零電壓切換、同步整流、微控制器

Abstract

This paper presents a comprehensive hardware parameter design and digital synchronous rectification (SR) implementation method for a 400-W bidirectional CLLC resonant converter applied in electric vehicles (EVs) and energy storage systems (ESSs). Distinct from conventional studies that emphasize dynamic compensation control, this research focuses on the hardware design, implementation, and firmware development of the converter. First, the equivalent circuit is derived based on the first harmonic approximation (FHA) method. A detailed analysis of the effects of the inductance ratio and quality factor on the voltage gain is then conducted to optimize the main circuit parameters and quantify the relationships among voltage gain, circuit parameters, and the zero-voltage-switching (ZVS) boundary. Furthermore, a critical timing boundary condition for achieving ZVS is mathematically derived from charge-balance principles, establishing a quantitative criterion for dead-time configuration in the digital controller. Regarding digital control, this study utilizes an STM32G4 series microcontroller to establish high-precision secondary-side SR trigger logic by accurately configuring the counter registers and dead time of its high-resolution timer (HRTIM). Experimental results demonstrate that the proposed parameter design and digital SR firmware control can effectively and significantly reduce the conduction losses of the power switches, elevating the converter's peak efficiency in forward mode to 95.05%. This validates the feasibility and reliability of the proposed design procedure and digital control strategy in practical applications.

Keywords: Bidirectional CLLC converter, First harmonic approximation (FHA), Zero-voltage switching (ZVS), Synchronous rectification (SR), Microcontroller

1．緒論

隨著全球節能減碳趨勢與電動車(Electric Vehicle, EV)及儲能系統(Energy Storage System, ESS)的蓬勃發展，高效率且具備雙向能量轉換的直流-直流轉換器(DC-DC Converter)已成為電力電子領域的核心技術[1]。在眾多隔離型雙向拓樸中，雙向 CLLC 諧振轉換器因其對稱的電路結構，使得順向(充電)與逆向(放電)模式皆具備相似的電壓增益(Voltage Gain)特性。此外，CLLC 拓樸在適當參數與時序條件下，可於寬負載範圍達成主要功率開關元件的零電壓切換(Zero Voltage Switching, ZVS)以及整流元件的零電流切換(Zero Current Switching, ZCS)，大幅降低切換損耗，因而成為近年來車載充電器(On-Board Charger, OBC)與儲能系統的熱門研究對象[2]。

文獻中針對雙向 CLLC 諧振轉換器的研究，多數聚焦於高階閉回路控制演算法開發或暫態響應改善。例如，透過增益補償控制、非線性控制或 PI 控制策略來最佳化步階負載下的輸出電壓穩定度[3]，此類研究在演算法的動態表現最佳化上已有顯著的成果。然而，對於實務應用上，轉換器的穩態運轉效率與硬體參數設計至關重要。CLLC 轉換器包含許多諧振元件，其電感比(Inductance Ratio, K)與品質因數(Quality Factor, Q)的選擇將直接決定電壓增益範圍與軟切換的邊界條件。若使用同步整流(Synchronous Rectification, SR)技術替代傳統二極體整流以進一步降低導通損耗，如何在高頻切換下透過數位微控制器(Microcontroller Unit, MCU)的底層暫存器進行精準的時序設定，則是決定穩態效率能否最大化的關鍵，但現有聚焦於控制理論的文獻中較少被系統性且深入地剖析。

既有 CLLC 研究可依設計重點區分為幾類。Jung 等人以對稱 CLLC 槽路建立雙向參數設計流程，證實對稱化有利於兩方向維持近似的增益與軟切換特性[8]；Zou 等人利用一次側閘極訊號與二次側諧振電流之相位差執行同步整流，可降低高電流側導通損耗[2]。在調變方面，脈波頻率調變可涵蓋寬增益範圍，但輕載高頻操作可能增加磁性元件與驅動設計負擔；相移或混合調變可限制頻率範圍，卻增加控制狀態與模式切換複雜度[9],[10]。另有研究以諧振槽與激磁電感的零電壓切換條件作為設計約束，建立車網互動應用之雙向設計流程[11]。相較之下，本文鎖定 400W 平台，將K、Q、四個諧振元件與死區下界連結至 STM32G4 之 CMP1/CMP3 硬體時序，重點在可由微控制器直接重現的參數與暫存器實作。

為彌補上述研究落差，本文研製 400W 之數位控制雙向 CLLC 諧振轉換器，並聚焦於其「主電路參數設計」與「數位化同步整流之底層實作」。本文之雙向 CLLC 諧振轉換器主電路硬體架構與穩態參數推導基礎，係架構於本研究團隊先前之學位論文成果[4]；而其實務動態控制演算法與暫態響應最佳化策略則另已發表於國際期刊[5]。有別於文獻[5]著重於閉回路動態補償控制之研究，本文將完全聚焦於轉換器之穩態硬體參數最佳化流程與微控制器底層暫存器時序之數位控制實作細節。

本文採用第一諧波近似法(First Harmonic Approximation, FHA)推導其等效增益模型，詳述K值與Q值對電壓增益三維曲面的影響，並推導硬體參數計算數學式以評估零電壓切換邊界條件。其次，在數位控制上，本文利用 STM32G4 系列微控制器的高解析度定時器(High-Resolution Timer, HRTIM)，透過精確映射比較暫存器(CMP1 與 CMP3)及死區時間(Dead-time)的精細設定，建立高精度的二次側同步整流觸發邏輯，避免延遲引起的匯流排短路或電能回灌。由實測結果顯示，在數位同步整流控制下，轉換器順向模式之最高穩態效率可達 95.05%，有效證實了本文所述設計流程與數位控制策略的實用價值。

2．數學模型與增益特性分析

雙向 CLLC 諧振轉換器包含一次側與二次側的諧振電感、諧振電容及變壓器激磁電感，屬於高階非線性系統。為簡化分析並建立參數設計的線性數學模型，本章採用第一諧波近似法(FHA)進行等效電路推導，並針對系統之穩態增益特性進行深入探討[6]。本文之雙向 CLLC 諧振轉換器電路架構如圖 1 所示，包含一次側全橋電路、二次側對稱之諧振槽及全橋電路，達成雙向能量轉換。

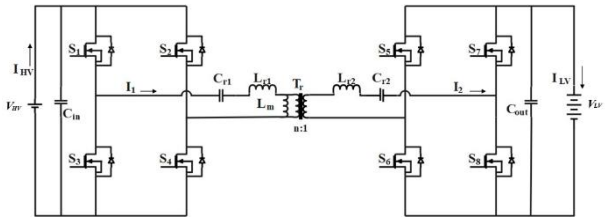


圖 1 雙向 CLLC 諧振轉換器電路架構

2.1 第一諧波近似法等效電路推導

第一諧波近似法假設系統中的能量主要由基本波進行傳輸，而高階諧波成分因諧振網路的高頻濾波特性而被大幅衰減，故可忽略不計。在順向(Forward)工作模式下，一次側全橋電路將直流輸入電壓轉換為方波電壓，利用傅立葉級數展開並忽略高階諧波成分後，其一次側方波電壓之基本波幅值如(1)式所示：

$$V_{\mathrm{HV_FHA}} = \frac{4}{\pi} V_{HV} \tag{1}$$

其中$V_{\mathrm{HV_FHA}}$為一次側方波電壓之基本波振幅。同理，二次側整流網路在穩態導通下，等效至變壓器一次側的等效交流負載電阻R_{ac}則可由(2)式得知：

$$R_{ac} = \frac{8n^2}{\pi^2} R_o \tag{2}$$

其中，n為變壓器匝比($n = N_1/N_2$)，R_o為輸出端直流負載電阻。利用(1)式與(2)式對輸入電源與負載端的線性等效，可簡化高階諧振網路的分析複雜度。

由上述基本波電壓與等效負載定義，雙向 CLLC 諧振轉換器於順向模式下之等效電路如圖 2 所示。該網路包含一次側諧振電感L_{r1}、一次側諧振電容C_{r1}、變壓器激磁電感L_m及等效至一次側之二次側諧振電感$L'_{r2}(n^2 L_{r2})$與二次側諧振電容C'_{r2} (C_{r2}/n^2)。分析圖 2 之諧振網路阻抗，可推導該諧振網路之電壓傳輸函數$M(\omega_s)$如(3)式所示：

$$M(\omega_s) = \left|\frac{V_{\mathrm{LV_FHA}}}{V_{\mathrm{HV_FHA}}}\right| = \frac{1}{\sqrt{\left[1+K\left(1-\frac{1}{F^2}\right)\right]^2 + Q^2\left(F-\frac{1}{F}\right)^2}} \tag{3}$$

其中F為正規化頻率(Normalized Frequency)；圖 3 與圖 4 所使用之f_n與F均表示正規化頻率。

逆向模式之分析可由輸入與輸出互換得到：低壓側全橋成為逆變側，高壓側全橋成為整流側，變壓器匝比以$\frac{1}{n}$換算，且二次側L_{r2}、C_{r2}反射至高壓側後與L_{r1}、C_{r1}共同形成等效諧振槽。若滿足$L_{r1} = n^2 L_{r2}$與$C_{r1} = C_{r2}/n^2$之對稱條件，兩方向之特徵諧振頻率可維持接近；惟等效負載阻抗與開關電流應依功率流向分別換算。因此，本文以同一組諧振元件涵蓋雙向操作，但在表 3 分列兩方向的電壓範圍與相關參數。

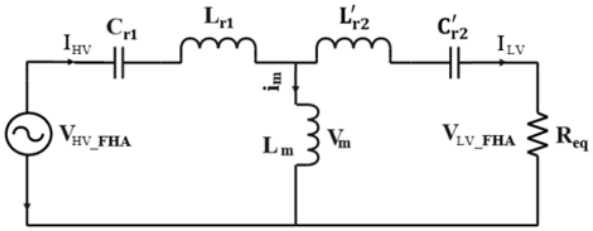


圖 2 順向模式下基於第一諧波近似法之等效電路

電壓增益與正規化頻率及品質因數之三維關係如圖 3 所示，增益曲線隨著負載條件(品質因數Q)的改變而呈現非線性變化。為了更清晰地觀察其軌跡，不同品質因數Q下的電壓增益特性曲線如圖 4 所示，當工作頻率等於諧振頻率($F = 1$)時，不論負載如何變化，電壓增益皆正規化為 1，以提供理想的穩態設計基準點。在(3)式中定義了以下三個關鍵無因次參數以簡化分析：

(1) 正規化開關頻率$F = f_s/f_r$，其中f_r為系統之特徵諧振頻率。

(2) 電感比$K = L_m/L_{r1}$，激磁電感與諧振電感之比例關係。

(3) 品質因數$Q = \frac{\sqrt{L_{r1}/C_{r1}}}{R_{ac}}$，負載狀態對諧振槽的影響。

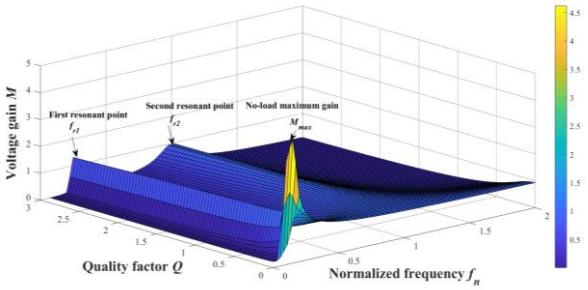


圖 3 電壓增益與正規化頻率及品質因數三維關係曲面

2.2 電壓增益特性分析

為了最佳化硬體參數，必須分析這些參數對增益曲線的動態影響。首先，品質因數Q決定了增益曲線的尖銳程度與最大值，當系統處於輕載狀態時(Q值較小)，增益曲線較為尖銳，且在諧振頻率附近具有較

寬的電壓調節範圍；反之，當系統處於重載狀態時(Q值較大)，增益峰值顯著下降，這表示若設計不當，轉換器將無法在低壓輸入或重載下提供足夠的輸出電壓。

其次，電感比K的選擇直接影響轉換器的調節能力與效率，較小的K值(即激磁電感L_m較小)能夠提供較高的電壓增益峰值與較寬的頻率調節範圍，有利於因應寬電壓範圍的儲能系統需求；然而，較小的L_m會導致較大的激磁電流，進而增加開關元件的導通損耗(Conduction Loss)與變壓器的銅損。相反地，較大的K值雖能降低循環能量並提升諧振點的運轉效率，但會壓抑最大電壓增益，使得系統在高增益需求時必須劇烈降低開關頻率，甚至脫離軟切換區域。

K值係由最大頻率、最低增益需求及輕載條件先求得設計邊界，再保留約 16%的增益與元件誤差裕量，選定$K = 4.28$。固定L_{r1}時，對應$L_m \approx 400\ \mu H$。K降低會提高可用增益及激磁電流，有利於提供零電壓切換所需換流電荷，但會增加循環電流、導通損耗及變壓器銅損；K提高則可降低激磁電流與循環能量，但會壓縮增益調節與零電壓切換裕量，若接近或超過$K_{max} = 5.1$，最惡劣輸入條件下即失去設計餘裕。表 1 列出代表性K值之敏感度比較，據此將$K = 4.28$視為本實作增益、效率與軟切換裕量之折衷值，而非單一目標函數的絕對最佳解。

表 1 電感比 K 之敏感度與設計取捨

K	$L_m(\mu H)$	I_m相對值	設計影響
3.50	326	1.22	增益與 ZVS 裕量較大；循環電流及銅損增加
4.28	398≈400	1.00	本設計折衷點；保留增益與元件誤差裕量
5.10	474	0.84	循環電流較低；接近增益邊界且 ZVS 電荷裕量降低

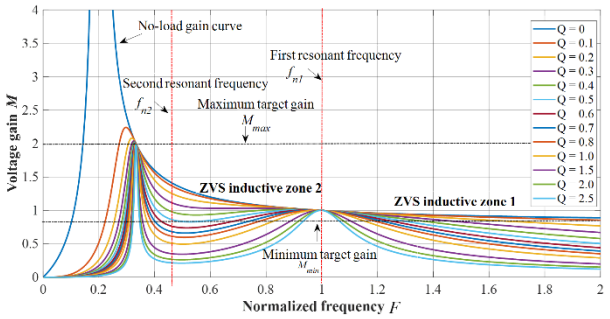


圖 4 雙向 CLLC 諧振轉換器之電壓增益特性曲線

2.3 零電壓切換軟切換邊界與時序限制分析

為了在高頻運作下降低功率開關元件的切換損耗並抑制電磁干擾(Electromagnetic Interference, EMI)，雙向 CLLC 諧振轉換器的一側功率開關必須具備零電壓切換特性。零電壓切換能否達成，取決於諧振網路在死區時間內提供足夠的電感性電流，對即將導通之功率開關的寄生輸出電容(C_{oss})進行完全放電，並同時對即將截止之功率開關的寄生電容進行充電，使其反向並聯之體二極體(Body Diode)先行導通，從而創造零電壓導通的條件。如圖 5 之雙向 CLLC 轉換器理想穩態工作波形與死區時間示意圖所示，在功率開關導通前，諧振電流必須為負值，以抽走開關寄生電容之電荷，確保開關兩端電壓降至零後才導通。死區t_{dead}時間的規劃必須大於輸出電容放電時間，以確保成功達成軟切換。

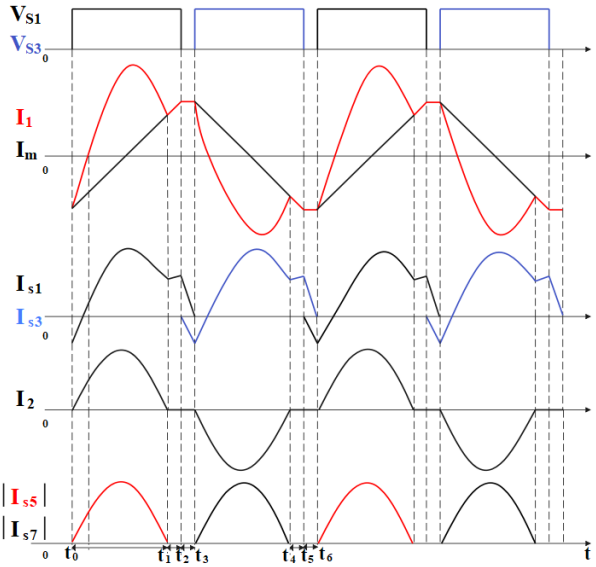


圖 5 雙向 CLLC 轉換器之理想穩態工作波形與死區時間示意圖

依據上述時序邏輯，一次側開關達成零電壓切換的臨界邊界條件可透過電荷守恆與能量平衡關係進行數學推導。在死區時間t_{dead}內，激磁電流的基本波峰值 $I_{m,pk}$必須滿足充放電所需的最低電荷量。假設輸入電壓為V_{HV}，開關之等效寄生輸出電容為C_{oss}，考慮死區時間內激磁電流對輸出電容之充放電歷程，則一次側功率開關達成零電壓切換的臨界時序限制關係如(4)式所示：

$$t_{dead} \geq \frac{8C_{oss}V_{HV}}{I_{m,pk}} \tag{4}$$

由(4)式可知，激磁電流峰值$I_{m,pk}$可進一步由第一諧波近似法結合開關角頻率ω_s與激磁電感L_m推導得知。(4)式所確立的數學邊界直接決定了數位控制器在 PWM 時序設定上的限制。若死區時間t_{dead}設定未滿足(4)式之不等式要求，寄生電容未能完全放電，將引發硬切換(Hard Switching)並大幅增加切換損耗與熱效應；反之，若t_{dead}設定過長，則會導致體二極體導通時間過長，增加二極體導通損耗，甚至干擾二次側同步整流的觸發時序。在上述 FHA 近似下，$I_{m,pk}$與V_{HV}成比例，因此t_{dead}下限對 100–220V 及 10%–100%負載的一階結果主要由開關頻率、L_m與C_{oss}決定；負載電流則作為附加換流裕量。表 2 以 100pF 之C_{oss}列出 40–95kHz 範圍，實際C_{oss}若為表列基準的 a 倍，t_{dead}最小值($t_{dead,min}$)亦乘以 a。

表 2 不同開關頻率下之死區時間理論下界

f_s(kHz)	T_s (μs)	$\frac{I_{m,pk}}{V_{HV}}$ (A/V)	$t_{dead,min}$(ns)，$C_{\mathrm{oss}} = 100$ pF
40	25.00	0.0156	51.2 ns
70	14.29	0.00893	89.6 ns
95	10.53	0.00658	121.6 ns

因此，本文於本節推導出之零電壓切換臨界時序限制，將作為第三章中微控制器底層定時器暫存器設定的關鍵依據，以建立兼顧軟切換與導通效率的數位控制策略。

3. 參數設計與同步整流數位實作

本章主要闡述 400W 雙向 CLLC 諧振轉換器之主電路硬體參數設計流程，以及數位控制系統中同步整流的底層韌體實作機制，藉由嚴謹的參數計算與微控制器定時器暫存器的精密設定，確保系統在寬負載範圍內達成高效的穩態運轉。

3.1 主電路參數設計流程

主電路參數的設計目標是在滿足額定功率 400W 與電壓調節範圍的前提下，降低循環能量並確保功率開關的軟切換特性。依據第二章推導之第一諧波近似法增益模型，參數設計流程首先需定義額定運轉點與諧振頻率f_r。本文所設計與研製的 400W 雙向 CLLC 諧振轉換器之系統詳細規格參數如表 3 所示。本硬體雛型機之基礎架構參照文獻[4]，元件值與額定參數則參照文獻[5]。依據此規格，諧振頻率設定於高頻範疇，以利於縮減磁性元件與濾波電容之體積，並作為後續諧振電感與電容參數計算之基準。

表 3 400W 雙向 CLLC 諧振轉換器之系統規格參數

The CLLC converter parameters	
HV side	V_{HV_min} = 100V
	V_{HV_nom} = 200V
	V_{HV_max} = 220V
LV side	V_{LV_min} = 45V
	V_{LV_nom} = 48V
	$V_{\mathrm{LV,max}}$ = 60 V
Output power	P_o = 400W
Resonant Frequency	f_r = 70kHz
Switching frequency	$f_{s\ min}$ = 40kHz
	$f_{s\ max}$ = 95kHz
Forward mode	V_{HV}=100–220 V →V_{LV}=45–60 V, P_o≦400 W
Reverse mode	V_{LV}=45–60 V →V_{HV}=200–220 V, P_o≦400 W
Transformer	$n = 4$
K and Q	$K = 4.28, Q = 0.55$
Primary tank	L_{r1}=93 μH, C_{r1}=55 nF
Magnetizing	L_m≈400 μH
Secondary tank	L_{r2}≈6 μH, C_{r2}≈1 μF

額定點之$R_{\mathrm{o}} = 5.76\ \Omega, R_{\mathrm{ac}} \approx 74.70\ \Omega$；表 3 列近似設計值。在確定變壓器匝數比$n$後，根據順向 48V、400W 額定工作點計算出等效交流負載電阻R_{ac}。隨後，依據第二章所述之最佳化結果，選定電感比$K = 4.28$。配合表 3 給定的系統規格與設計品質因數 Q 值，可分別計算出一次側諧振槽與二次側諧振槽的關鍵元件參數。一次側諧振電感L_{r1}與一次側諧振電容C_{r1}的參數設計公式分別如(5)式與(6)式所示：

$$L_{r1} = \frac{Q \cdot R_{ac}}{2\pi f_r} \tag{5}$$

$$C_{r1} = \frac{1}{2\pi f_r \cdot Q \cdot R_{ac}} \tag{6}$$

透過(5)式與(6)式計算出基礎參數後，主變壓器的激磁電感L_m則由電感比定義決定，即$L_m = K \cdot L_{r1}$。此套基於(5)式至(6)式的參數設計流程不僅滿足了穩態電壓增益曲線的要求，更透過激磁電流峰值的合理規劃，契合了第二章(4)式所規範之一次側零電壓切換軟切換邊界條件。

雙向額定功率下之高低壓側直流電流與元件一階應力亦須分向檢核，順向最低高壓側輸入 100V 時，理想輸入電流為 400/100=4.0A；低壓側 45–60V 之電流為 8.89–6.67A。逆向高壓側 200–220V 之額定輸出電流為 2.00–1.82A，低壓側理想輸入電流為 8.89–6.67A；實際輸入電流須計入效率。未計入諧振循環電流前，高壓側開關之截止電壓至少涵蓋 220V，功率開關採不低於 400V 等級；低壓側至少涵蓋 60V，功率開關不低於 100V 等級。兩側開關、變壓器與諧振元件之電流額定值仍須高於上述值，以納入諧振 RMS 電流、啟動暫態、溫升及佈局寄生效應。

3.2 基於微控制器之同步整流數位控制

在雙向 CLLC 拓樸中，二次側若採用傳統二極體整流，其固定的正向導通壓降在高電流輸出時會產生嚴重的導通損耗，成為限制系統效率提升的瓶頸。為此，本文引入同步整流技術，採用低導通電阻的 MOSFET 取代二極體。然而，由於 CLLC 轉換器的諧振電流會隨著工作頻率偏離諧振點而改變導通行為，數位控制器必須精準控制同步整流 MOSFET 的開關時序，否則將導致電能回灌或匯流排短路。

本文採用具備高效能類比周邊與高解析度定時器的 STM32G4 系列微控制器作為控制核心，數位同步整流的實作主要依賴微控制器內部的高解析度定時器。在底層韌體實作上，本文基於微控制器底層定時器之同步整流數位控制邏輯架構如圖 6 所示，系統透過 STM32G4 內部的高解析度定時器，動態設定計數器 CNT 與多組比較暫存器(CMP1 與 CMP3)之比對機制，藉以產生高精度且具備動態補償能力的二次側驅動訊號[7]，其中，暫存器 CMP1 與 CMP3 扮演核心時序控制角色：

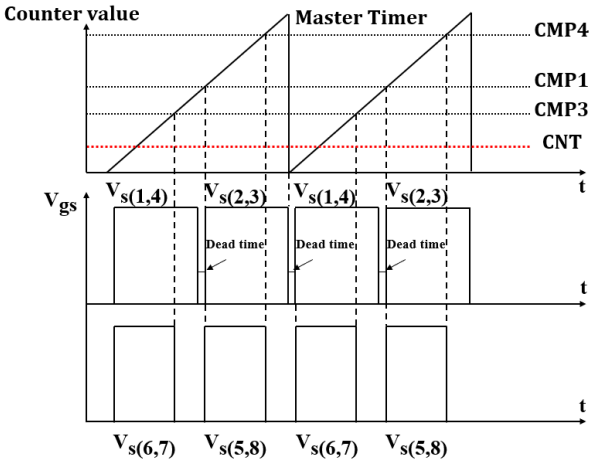


圖 6 基於微控制器底層定時器之同步整流數位控制邏輯架構

(1) CMP1 暫存器設定：主要負責定義主開關週期的基準切換時序。在工作頻率大於或等於諧振頻率($f_s \geq f_r$)的區域，二次側諧振電流與一次側開關互補，此時同步整流 MOSFET 的導通時間幾乎與一次側對稱，因此可將 CMP1 設定為固定比例(如 50%責任週期)，並採用第二章推導出的死區時間暫存器設定，即可安全且高效地完成整流。

(2) CMP3 暫存器設定：主要應用於工作頻率低於諧振頻率($f_s < f_r$)之區域。依同步整流關係 $D_{SR} = (f_s/f_r)D_{pri}$，韌體不在中斷中即時求解 FHA 方程，而是以數位頻率指令索引預先建立的比例表，再以一次整數乘法與限幅運算得到 CMP3=PER×D_{SR}，寫入暫存器並於下一個週期邊界更新。40、70 及 95kHz 的週期分別為 25.00、14.29 及 10.53μs，因此最嚴格之運算與寫入期限為 10.53μs；硬體比較單元完成後續觸發與截止，不再增加軟體延遲。此架構可在諧振電流預測歸零點前截止同步整流 MOSFET，避免回灌電流。為量化即時運算裕量，以 170MHz 核心時脈頻率(每一核心時脈約 5.88ns)估算；若將查表、一次 32-bit 整數乘法、限幅、CMP3 暫存器寫入及中斷進出合計以 100 個核心時脈週期作設計預算，運算時間約 0.59μs，約占 95kHz 開關週期 10.53μs 的 5.6%。

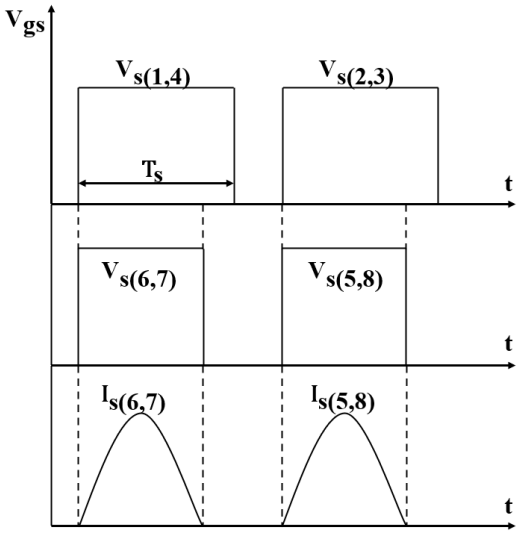


圖 7 變頻運轉下二次側同步整流觸發與截止之時序

透過微控制器底層暫存器 CMP1 與 CMP3 的協同硬體觸發邏輯，系統能夠在開關頻率變動時，自動且動態地調整同步整流的導通區間，避免了數位控制迴路常見的運算延遲，進而將轉換器的整體穩態運轉效率推升至 95.05%。

4. 實驗結果與討論

為驗證本文所提之雙向 CLLC 諧振轉換器參數設計流程與數位同步整流控制策略，本文研製 400W 硬體雛型機並架設圖 8 之實驗平台。量測資料包括：(1) 200V/48V、200W 工作點之一次側 ZVS 與二次側同步整流波形[4]；(2) 50–400W 順向效率；(3) 順向及逆向 200→400W 負載步階；以及(4) 雙向模式切換之輸入與輸出電壓與電流[5]。

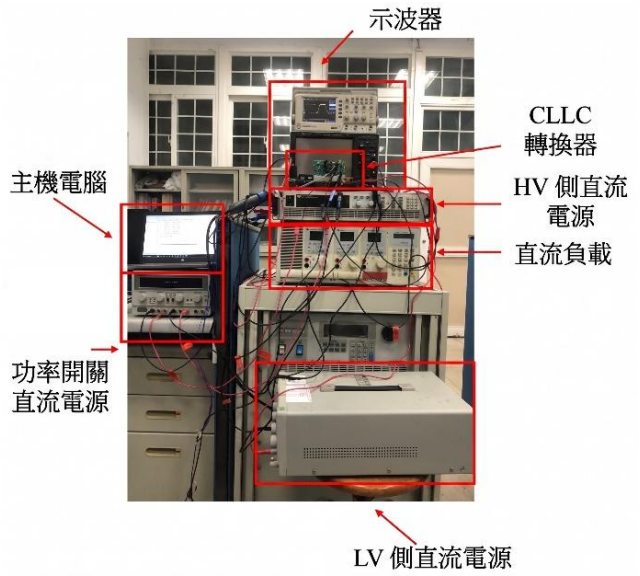


圖 8 400W 雙向 CLLC 諧振轉換器之硬體雛型機實驗平台

4.1 穩態波形與零電壓切換軟切換驗證

根據第二章(4)式所推導之零電壓切換時序限制，以及第三章中微控制器定時器對於死區時間的設定，本節量測一次側與二次側主要功率開關之穩態波形。圖 9 與圖 10 之量測條件為V_{HV}=200V、V_{LV}=48V、P_o=200W，工作頻率位於諧振頻率附近；圖 9 擷取一次側橋臂開關之閘源極電壓(V_{gs})與汲源極電壓(V_{ds})，圖 10 則比較一次側與二次側驅動及二次側電流。

如圖 9 所示，在驅動訊號轉為高電位前，功率開關汲源極電壓已降至零，證實 200W 量測工作點可達成導通零電壓切換。圖 10 顯示二次側同步整流 MOSFET 於電流導通期間開啟，並在電流接近零時截止，符合 CMP1/CMP3 之時序規劃。不同負載之可用量測則於 4.2 及 4.3 節以效率與 200→400W 負載步階結果呈現。

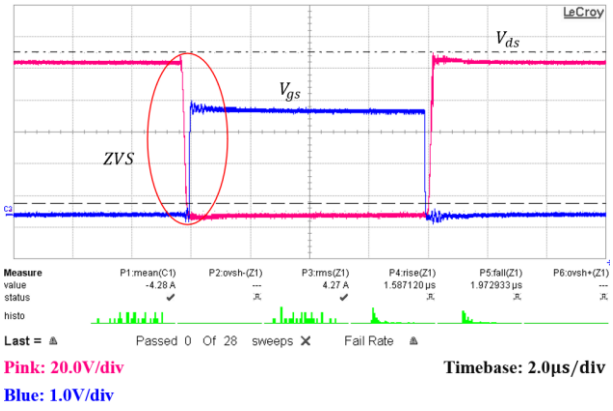


圖 9 V_{HV}=200V、V_{LV}=48V、P_o=200W 時一次側功率開關之 ZVS 實測波形[4]

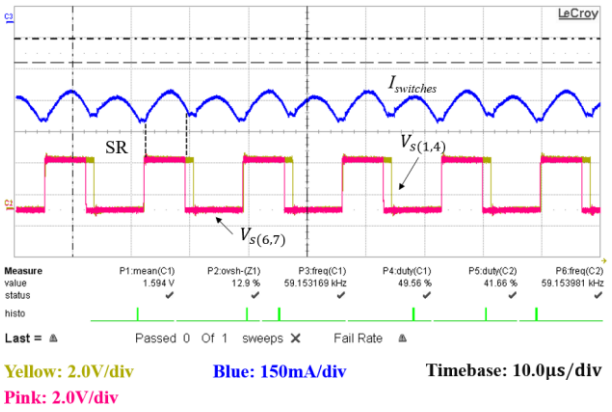
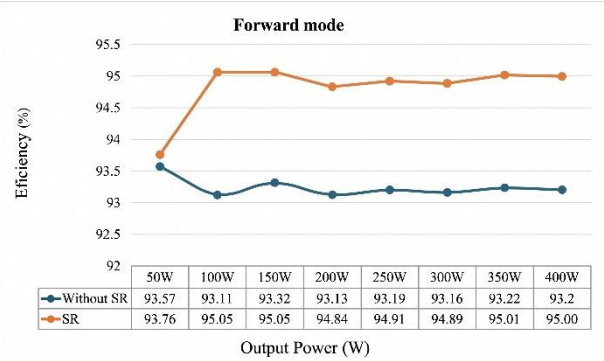


圖 10 V_{HV}=200V、V_{LV}=48V、P_o=200W 時二次側同步整流 MOSFET 實測波形[4]

4.2 同步整流效益與系統效率分析

本文之另一核心貢獻在於利用微控制器 STM32G4 之 CMP1 與 CMP3 暫存器，動態設定二次側同步整流的開關時序。為量化評估數位同步整流控制的實際效益，實驗分別量測了「採用傳統二極體整流(關閉同步整流功能)」與「啟動數位同步整流控制」兩種狀態下的系統穩態效率。

由實驗資料可知，在輕載條件下，由於負載電流較小，二極體導通壓降造成的損耗佔比相對受限，兩者效率差異較小。然而，隨著負載功率逐漸提升至半載與滿載區間(200W 至 400W)，二極體的導通損耗急遽增加。在啟動基於微控制器的數位同步整流控制後，二次側同步整流 MOSFET 能在諧振電流接近零時截止，有效降低了導通損耗並避免了逆向電流的發生。為了量化同步整流控制的實際效益，圖 11 詳細比較了順向模式下啟用與關閉數位同步整流功能之系統轉換效率曲線。由實驗資料可知，在未啟用同步整流控制時，二次側體二極體導通損耗較大，最高效率僅為 93.57%；而在採用本文所提之數位同步整流控制策略後，功率元件之導通損耗獲得顯著降低，使轉換器於順向模式下之最高穩態效率大幅提升至 95.05%，充分驗證了本文所提設計流程與控制韌體之實務價值，且在 50–400W 量測負載範圍內效率皆維持在 92% 以上。綜上實測結果，本文所聚焦之底層穩態時序控制能有效最佳化功率開關之導通損耗。此穩態硬體最佳化成果，亦與文獻[5]中針對變壓器動態響應增益補償之控制範疇相輔相成，共同提升了該雙向諧振轉換器之整體運轉效能。



	50W	100W	150W	200W	250W	300W	350W	400W
Without SR	93.57	93.11	93.32	93.13	93.19	93.16	93.22	93.2
SR	93.76	95.05	95.05	94.84	94.91	94.89	95.01	95.00

圖 11 順向模式下啟用與關閉數位同步整流功能之系統轉換效率比較

4.3 雙向負載步階響應

圖 12 與圖 13 為 200→400W 量測資料[5]。順向模式以 200V 高壓端輸入並調節 48V 低壓端，負載由 200W 增加至 400W 後，輸出電壓於約 15ms 內回復；逆向模式由低壓端送能至高壓端，負載由 200W 增加至 400W 後，高壓端約於 10ms 內回復。此測試相當於 50%→100%額定負載步階，可驗證控制器於兩功率方向之可行性。

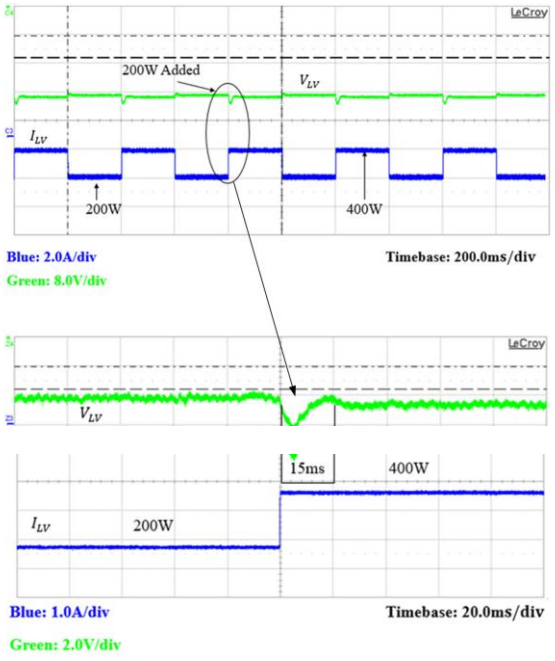


圖 12 順向模式 200→400W 負載步階之輸出電壓與電流響應[5]

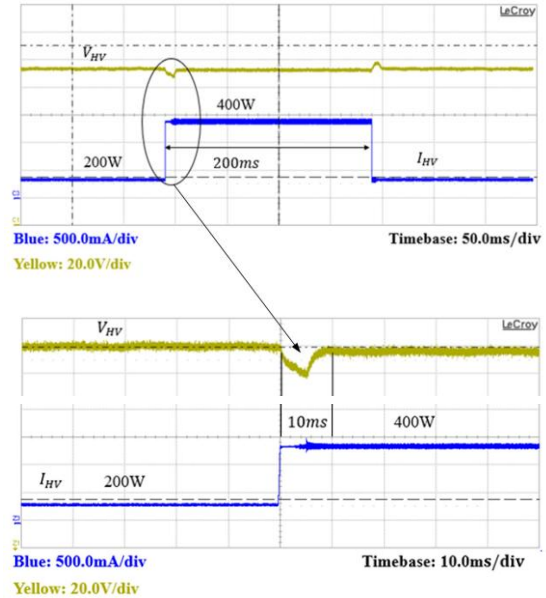


圖 13 逆向模式 200→400W 負載步階之高壓端電壓與電流響應[5]

4.4 雙向模式切換驗證

圖 14 與圖 15 分別顯示順向轉逆向及逆向轉順向之輸入與輸出電壓與電流[5]。順向轉逆向時，V_{LV} 由 48V 升至 58V 作為模式切換條件，V_{HV} 由 200V 調節至 215V，電流方向亦同步反轉；逆向轉順向時，兩端電壓回復至 200V/48V，低壓端電流由+2A 轉為 −4A。結果證實兩方向共用諧振槽與數位時序可以完成能量方向切換，但逆向模式之高壓端效率仍低於順向同步整流模式，故不可將順向同步整流效益直接等同於逆向結果。

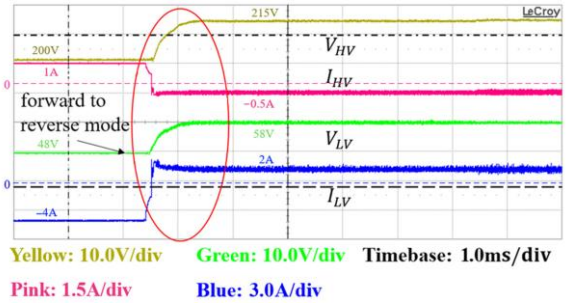


圖 14 順向轉逆向之輸入與輸出電壓與電流實測波形[5]

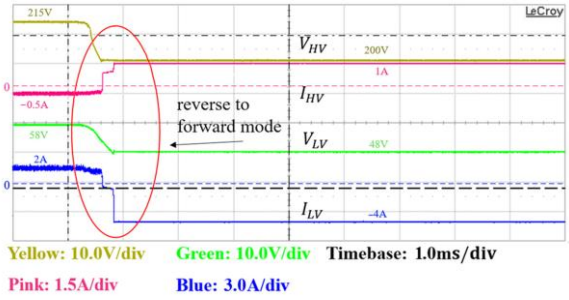


圖 15 逆向轉順向之輸入與輸出電壓與電流實測波形[5]

5. 結論

本文成功研製了一台基於數位控制之 400W 雙向 CLLC 諧振轉換器，並完成了從穩態硬體參數設計到微控制器底層韌體同步整流控制的工程實務流程。本文不僅與著重動態補償控制之既有文獻做出區隔，更凸顯了底層數位實作的工程價值，主要研究成果與貢獻總結如下：

(1) 在理論分析與硬體參數最佳化方面，本文透過第一諧波近似法嚴謹推導出系統等效增益模型，並系統性地剖析了電感比K與品質因數Q對電壓增益三維曲面的動態影響。同時，進一步推導出一次側功率開關達成零電壓切換的數學臨界限制關係式，作為後續數位時序規劃的理論依據。

(2) 在數位控制與底層韌體實作方面，本文採用高效能之 STM32G4 系列微控制器，精確設定其內部高解析度定時器之計數器 CNT，透過動態調整比較暫存器 CMP1 與 CMP3 之協同硬體觸發邏輯，成功建立高精度之二次側同步整流驅動時序，在變頻運轉下能即時計算出諧振電流導通區間，達成精準的零電流截止預測，有效克服數位延遲並防止逆向電流回灌。

(3) 在硬體雛型機實驗驗證方面，數位同步整流使順向模式最高效率由 93.57%提升至 95.05%；200V/48V、200W 量測工作點確認一次側開關具零電壓切換，順向與逆向 200→400W 負載步階之回復時間分別約為 15ms 與 10ms，且雙向切換波形顯示輸入與輸出電流可隨能量方向反轉。

綜上所述，本文所提之主電路設計流程與底層數位同步整流驅動架構，兼具嚴謹的學理推導與高度的實務重現性，對於高頻隔離型雙向直流-直流轉換器之數位化實務開發與穩態效率最佳化，具有極佳的工程應用與參考價值。

6. 致謝

本文之雙向 CLLC 諧振轉換器主電路硬體與基礎參數推導，改寫自指導之學位論文《Design and Implementation of Bi-directional CLLC DC-DC Converters》[4]；其實務動態控制演算法與暫態響應最佳化則已另發表於國際期刊[5]。本文重點聚焦於該系統之穩態硬體建立與微控制器底層暫存器時序之數位韌體實作細節，特此聲明。

7. 參考文獻

1. Panchanathan S., Vishnuram P., Rajamanickam N., Bajaj M., Blazek V., Prokop L., and Misak S. (2023), "A comprehensive review of the bidirectional converter topologies for the vehicle-to-grid system," *Energies*, Vol. 16, No. 5, 2503.
2. Zou S., Lu J., Mallik A., and Khaligh A. (2018), "Bi-directional CLLC converter with synchronous rectification for plug-in electric vehicles," *IEEE Transactions on Industry Applications*, Vol. 54, No. 2, pp. 998-1005.
3. Wang L., Luo W., and Huang D. (2022), "Research on automotive bidirectional CLLC resonant converters based on high-order sliding mode control," *Electronics*, Vol. 11, No. 18, 2874.
4. Ngo, C.-D., *Design and Implementation of Bi-directional*

CLLC DC-DC Converters, Master Thesis, Department of Electrical Engineering, Ming Chi University of Technology, New Taipei City, Taiwan (2024).

5. Chen, M.-H. and Ngo, C.-D., "Digital Control of a Bidirectional Resonant Converter for Electric Vehicle Applications with Enhanced Transient Response," *Electronics*, Vol. 14, No. 16, p. 3202 (2025).
6. Lu J. and He J. (2023), "Sliding mode control of LLC resonant converters," *Fourth International Conference on Artificial Intelligence and Electromechanical Automation (AIEA 2023), Proceedings of SPIE, Vol. 12709, 127093X.*
7. STMicroelectronics (2019), "STM32G4 series advanced Arm-based 32-bit MCUs, Reference manual RM0440," STMicroelectronics, Geneva, Switzerland.
8. Jung J.-H., Kim H.-S., Ryu M.-H., and Baek J.-W. (2013), "Design methodology of bidirectional CLLC resonant converter for high-frequency isolation of DC distribution systems," IEEE Transactions on Power Electronics, Vol. 28, No. 4, pp. 1741-1755, doi:10.1109/TPEL.2012.2213346.
9. Al Attar H., Hamida M.A., Ghanes M., and Taleb M. (2023), "Review on modeling and control strategies of DC-DC LLC converters for bidirectional electric vehicle charger applications," Energies, Vol. 16, No. 9, 3946, doi:10.3390/en16093946.
10. Chen J.-Y., Wu S.-Y., Chiou G.-J., and Juang F.-S. (2023), "Reversible hybrid control resonant converter for electric vehicle battery charging and discharging system," The Journal of Engineering, Vol. 2023, e12222, doi:10.1049/tje2.12222.
11. Zahid Z.U., Dalala Z.M., Chen R., Chen B., and Lai J.-S. (2015), "Design of bidirectional DC-DC resonant converter for vehicle-to-grid applications," IEEE Transactions on Transportation Electrification, Vol. 1, No. 3, pp. 232-244, doi:10.1109/TTE.2015.2476035.